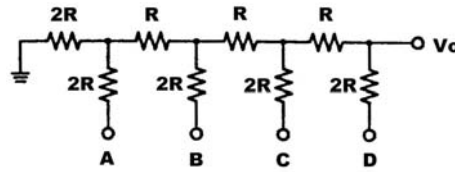


DENEY 6a- Dijital/Analog Çevirici (DAC) Devreleri

DENEYİN AMACI

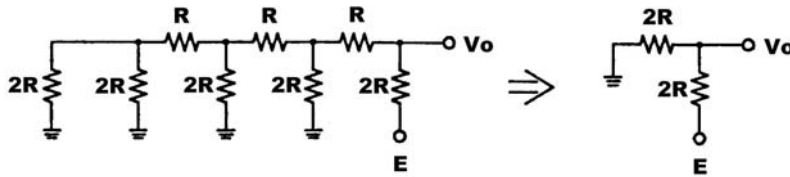
1. Dijitalden Analog 'a çevrimin temel kavramlarının ve teorilerinin anlaşılması

GENEL BİLGİLER

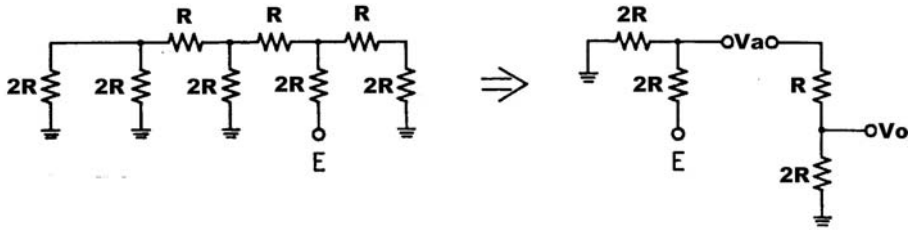


Şekil-1

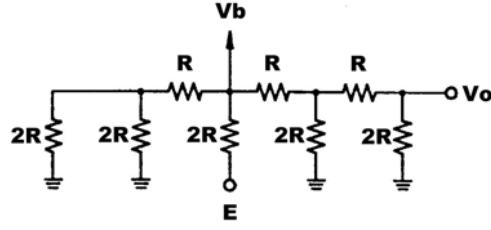
Şekil-1’de bir direnç ağıyla gerçekleştirilmiş bir D/A arabirim devresi gösterilmiştir. Çıkıştaki gerilimin büyüklüğü A, B, C ve D dijital girişlerinin gerilim seviyeleri ile belirlenir. Aşağıdaki devrelere bakalım:



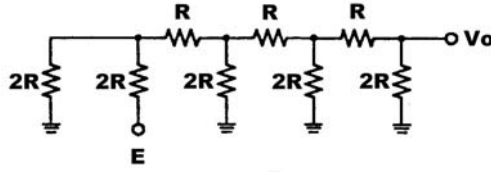
A=B=C=0V ve D=E iken, $V_o = 1/2E$ dir.



A=B=D=0V ve C=E iken,
 $V_a = 3/8E$,
 $V_o = 2/3V_a = 2/3 \times 3/8E = 1/4E$ dir



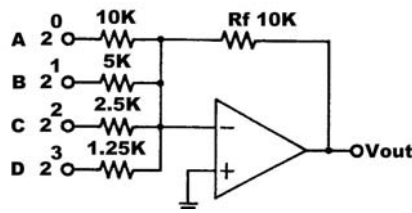
A=C=D=0 ve B=E iken,
 $V_o = 11/32E$, $V_o = 1/8E$ dir.



B=C=D=0 ve A=E iken,
 $V_o = 1/16E$
 Bu nedenle A=B=C=D=E iken,
 $V_o = (1/2 + 1/4 + 1/8 + 1/16) \times E = 15/16E$ olur.

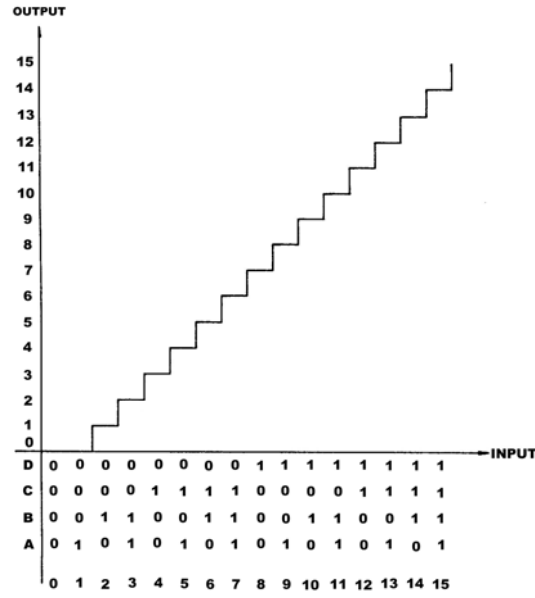
E giriş gerilimi 16V ise maksimum V_o gerilimi 15V'tur.
 $E = 5V$ ise $V_o = 5V \times 15/16 = 75/16V$ 'tur.

Şekil-2'de işlemsel kuvvetlendirici ve direnç ağı kullanılarak gerçekleştirilmiş bir DAC gösterilmiştir. R_f direnci kullanılarak işlemsel kuvvetlendiricinin kazancı ayarlanabilir.



Şekil-2

Şekil-1 ve Şekil-2'nin ikisinde de A, B, C, D girişleri ile 0000~1111 arasında 16 farklı durum belirtilebilir. Girişler ve çıkışlar arasındaki ilişki Şekil-3'te gösterilmiştir. A, B, C ve D'deki giriş gerilimlerinin sadece iki durum (0V ve 15V) alabildiği varsayılırsa maksimum çıkış 15V olacaktır.



Şekil-3

Şekil-2'deki dirençlerin her biri bir önündeki direncin tam yarısı dirence sahiptir. Bazen bu koşula uygun dirençler bulunamaz ve bu durum devrenin genişletilmesini zorlaştırır. Şekil-1'deki devredeki dirençlerin ya R ya da 2R değerine sahip olması nedeniyle böyle devreler genişletilmeye elverişlidir.

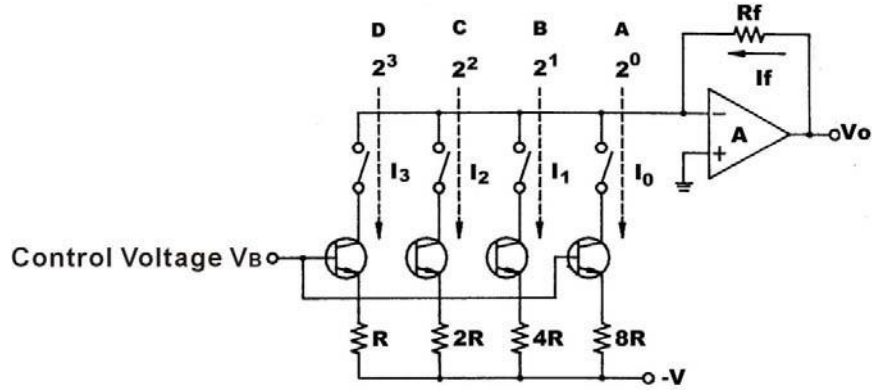
Şekil 6-3'te giriş ve çıkışlar birer voltluk artışlarla 16 bölmeye ayrılmıştır. Giriş gerilimi 5V ise her bir bölme 5/16V olur ve maksimum gerilim 75/16V (4.69V) olur. İki bölme arasında 5/16V'luk fark vardır. Giriş bitlerinin sayısı (bölme sayısı) artırılırsa bölmeler arasındaki fark azalır.

Örneğin giriş bitlerinin sayısı 2^8 (256) ve A, B, C, D'deki giriş gerilimi 5V ise bölmeler arasındaki gerilim farkı 5/256V, maksimum gerilimi ise $5 \times 255/256 = 4.96V$ olur. Bu durumdaki maksimum gerilim 5V'a bir önceki durumdaki maksimum gerilimden (4.69V) daha yakındır. Bu, daha çok sayıdaki girişin daha yüksek çözünürlüğe yol açtığı sonucunu doğurur.

	4-bit	8-bit
$\frac{5}{256} V$	0000	00000001
$\frac{10}{256} V$	0000	00000010
$\frac{15}{256} V$	0000	00000101
$\frac{20}{256} V$	0000	0000
$\vdots$	$\vdots$	
$\frac{80}{256} (\frac{5}{16})$	0001	00010000

Tablo-1

Tablo 1’de 8-bitlik çevirici çözünürlüğünün 4-bitlik çeviricininin 2^4 (16) katı olduğu görülmektedir. 8-bitlik bir DAC’ta 5/16 değeri 00010000 ile belirtilirken 4-bitlik bir DAC’ta bu değer karşılığı 0001’dir. 4-bitlik bir DAC’ta 5/16’dan küçük bütün değerler 0000 ile belirtilir. Ancak 8-bitlik bir DAC’ta 5/16 değerinden daha düşük 16 değer bulunmaktadır. Şekil 6-4’te akım çıkışlı bir D/A arabirim devresi gösterilmiştir.



Şekil-4 Akım çıkışlı DAC

Şekil-4’te I_f akımının $I_0+I_1+I_2+I_3$ toplamına eşit olduğu görülmektedir. V_B kontrol gerilimi ayarlanarak aşağıdaki değerler elde edilir:

$$I_0 = V/8R, \quad I_1 = V/4R, \quad I_2 = V/2R, \quad I_3 = V/R$$

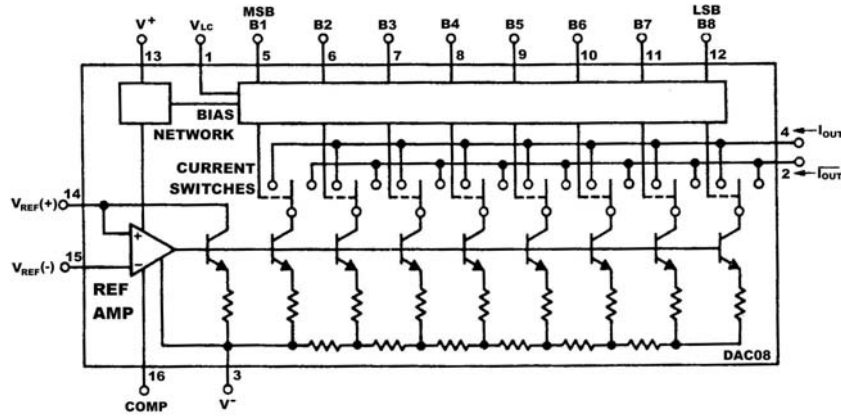
$A=B=C=D$ =”yüksek seviye durumu” olduğunu varsayılırsa,

$$I_f = (1/8+1/4+1/2+1) \times V/R = (2+4+8+16/16) \times V/R \\ = 30/16 \times V/R = 15/8 \times V/R \text{ olur.}$$

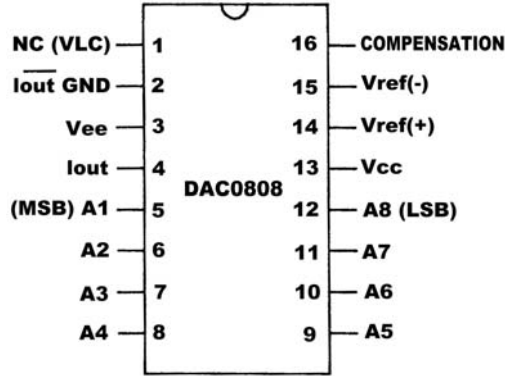
R_f direnci ayarlanarak akım çıkışlı DAC’ın gerilim çıkışlı DAC ile aynı fonksiyona sahip olması sağlanabilir. $R_f = 1/2R$ ise,

$$V_o = 15/8 \times V/R \times 1/2 \times R = 15/16V \text{ olur. (Şekil-1’deki DAC ile aynı)}$$

DAC08 serisi tümdevreler, 16 bacaklı DAC devreleridir. Devrenin şeması ve bacak bağlantıları aşağıda gösterilmiştir.



Şekil-5 DAC08



Şekil-6 DAC08 tümdevresinin bacak bağlantıları

DAC08 tümdevresinin bacak bağlantıları

VLC : Bu giriş terminali devreye giren dijital sinyallerin seviyelerini ayırt etmek için kullanılır. $V_{TH} = VLC + 1.4V$ (V_{TH} : eşik gerilimi). Girişler TTL seviyesindeyse bu giriş topraklanmalıdır.

$\bar{I}_{out}$ ve **Iout** : DAC çıkışları. $\bar{I}_{out}$ ve Iout akımları işlemsel kuvvetlendirici kullanılarak çıkış gerilimine dönüştürülür. $\bar{I}_{out} + I_{out}$ toplamı sabit bir değerdir, yani $\bar{I}_{out}$ artarsa, Iout aynı miktarda azalır, tersi için de aynı kural geçerlidir. Bu akım toplamı I_f tam ölçekli akım olarak adlandırılır. $I_{fs}=1mA$ ve işlemsel kuvvetlendiriciye bağlanan R_f direnci $R_f=10K\Omega$ ise çıkış gerilimi $1mA \times 10K\Omega = 10V$ olur.

VEE : Negatif gerilim giriş terminali, $-4.55V \leq VEE \leq -18V$.

A1~A8 : Dijital girişler. A1 en yüksek anlamlı bit, A8 ise en düşük anlamlı bittir.

VREF(+), VREF(-) : Referans gerilimi giriş terminali.

$$I_{ref} = V_{ref}/R_{ref} \text{ ve } I_{fs} = I_{ref} \times 255/256$$

DAC08 için I_{ref} aralığı: $0.2\text{mA} \leq I_{ref} \leq 4\text{mA}$

KOMPENZASYON : Yüksek frekanslı salınımı önlemek amacıyla dahili işlemsel kuvvetlendiricinin frekans kompenzasyonu için giriş terminali. Değeri yaklaşık olarak 500pF ile 1000pF arasındadır.

Vcc : Pozitif gerilim giriş terminali, $4.5\text{V} \leq V_{cc} \leq 18\text{V}$.

Eğer $I_{ref} = 2\text{mA}$ ise :

$$I_{out} = I_{ref}/2^8 = 2\text{mA}/256 = 7.8125 \mu\text{A}$$

I_{out} 'un I_{fs} tam ölçekli değeri :

$$I_{fs} = 7.8125 \mu\text{A} \times 255 = 1.992\text{mA}. I_{out} \text{ ve } \bar{I}_{out} \text{ değerleri şöyle ifade edilir:}$$

$$I_{out} = I_{ref} \times (1/2 \times D_7 + 1/4 \times D_6 + 1/8 \times D_5 + 1/16 \times D_4 + 1/32 \times D_3 + 1/64 \times D_2 + 1/128 \times D_1 + 1/256 \times D_0)$$

$$\bar{I}_{out} = I_{fs} - I_{out}$$

DAC tümdevresinin çıkışındaki aşırı yüklerin sebep olabileceği hasarları önlemek için çıkış terminaline bir akım/gerilim çeviricisi eklenmiştir.

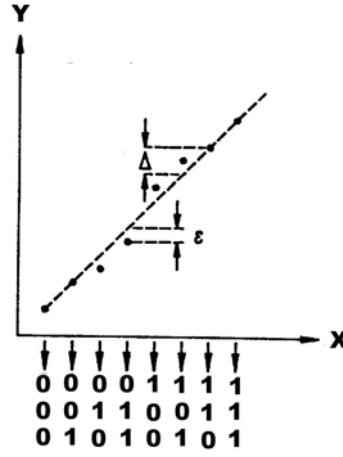
DAC'ın Özellikleri ve Hata Kaynakları

1. Çözünürlük : giriş bitlerinin sayısı ve buna karşılık gelen ayrık çıkışlar.

Örneğin 10-bitlik bir DAC, 2^{10} çözme gücüne sahiptir veya diğer bir deyişle 1024 ayrık çıkış gerilim seviyesi belirtir. Bu DAC'ın çözünürlüğü $1/1024$ veya yaklaşık olarak %0.1 denebilir. Çözünürlük aynı zamanda milyonda bölme (PPM) şeklinde de ifade edilir.

2. Doğrusallık : DAC'ın gerçek çıkışının ideal çıkış doğrusundan farkının miktarıdır.

İdeal şartlar altında DAC'ın çıkışı düz bir çizgi şeklinde olmalıdır. Doğrusallık ideal düz çizgiyle, gerçeekteki ayrık çıkış adımları arasındaki sapmadır.



Şekil-7

3. Doğruluk : İdeal, teorik çıkıştan sapmanın ölçüsüdür.

Doğruluk yüzde ile ifade edilir ve üretici firmaya bağlı olarak ya hatanın yüzdesini ya da doğruluğun yüzdesini belirtir. Doğruluk doğrusallıktan, referans geriliminden ve kuvvetlendirici kazancından etkilenir.

4. Kararlı hale geçme süresi : Çeviricinin çıkış geriliminin belirli bir aralık içinde Kararlı hale geçmesi için gereken süre. Genellikle 20-50 ns.

5. Sıcaklık duyarlılığı : Analog çıkış, girişin sabit olmasına karşın sıcaklık değişimi nedeniyle düzensiz olarak değişebilir. Buna referans gerilimi, direnç ve işlemsel kuvvetlendirici neden olabilir.

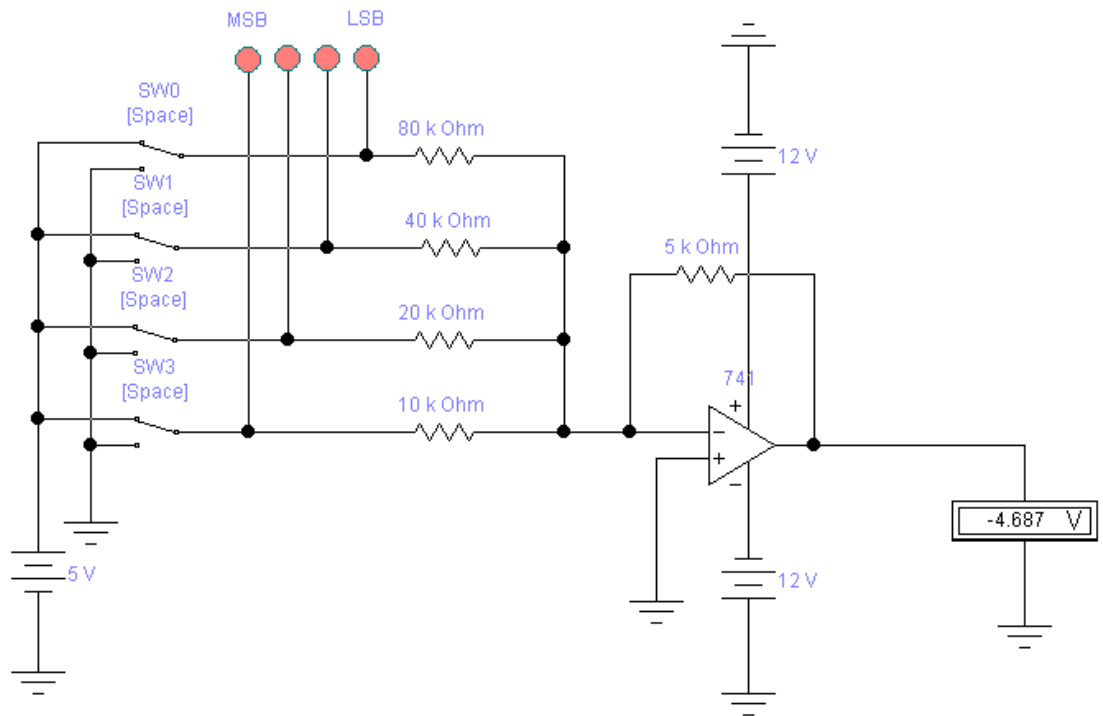
KULLANILACAK ELEMANLAR

1. KL-31001 Dijital Lojik Lab
2. KL- BreadBoard Modülü
3. Multimetre

DENEYİN YAPILIŞI

(a) Tek Kutuplu DAC Devresi

1. Şekil-8’de gösterilen 4-bitlik DAC devresini Breadboard üzerine kurunuz.



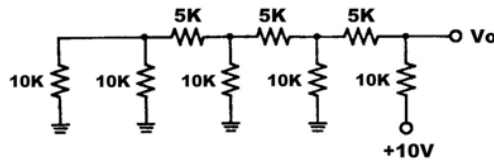
Şekil 8. 4-bitlik DAC devresi

2. SW0-SW3 anahtarlarını kullanarak Tablo-1'deki girişler için devrenin ürettiği analog değerleri multimetre ile ölçüp kaydediniz

Girişler					Ölçülen Çıkış	Hesaplanan Çıkış
Desimal	A	B	C	D	Vout	Vout
0	0	0	0	0		
1	0	0	0	1		
2	0	0	1	0		
3	0	0	1	1		
4	0	1	0	0		
5	0	1	0	1		
6	0	1	1	0		
7	0	1	1	1		
8	1	0	0	0		
9	1	0	0	1		
10	1	0	1	0		
11	1	0	1	1		
12	1	1	0	0		
13	1	1	0	1		
14	1	1	1	0		
15	1	1	1	1		

UYGULAMALAR

1. Aşağıdaki devre için V_o çıkış gerilimi ne olur?



ÇOKTAN SEÇMELİ SORULAR

- () 1. Aşağıdaki çeviricilerden hangisi dijital işareti analog işarete dönüştürmek

için kullanılır?

1. DAC
2. ADC
3. FVC

() 2. Aşağıdaki işaretlerden hangisi gürültüden daha az etkilenir?

1. Sinüs dalgası modülasyonu
2. Darbe modülasyonu
3. Üçgen dalga modülasyonu

() 3. "En düşük anlamlı bit" in kısaltması aşağıdakilerden hangisidir?

1. LSB
2. SSB
3. MSB

() 4. Aşağıdaki çeviricilerden hangisinin çözünürlüğü en fazladır?

1. 4-bitlik DAC
2. 8-bitlik DAC
3. 16-bitlik DAC

() 5. 5-bitlik DAC'ın en düşük anlamlı biti neye eşittir?

1. $1/5$
2. $1/32$
3. $1/25$

() 6. 5-bitlik DAC'ın en yüksek anlamlı biti neye eşittir?

1. 1
2. $4/31$
3. $16/32$

() 7. 5-bitlik bir R/2R merdiven DAC için, $V(1)=10V$ ve $V(0)=0V$ ise 11010'ın eşdeğeri aşağıdakilerden hangisidir?

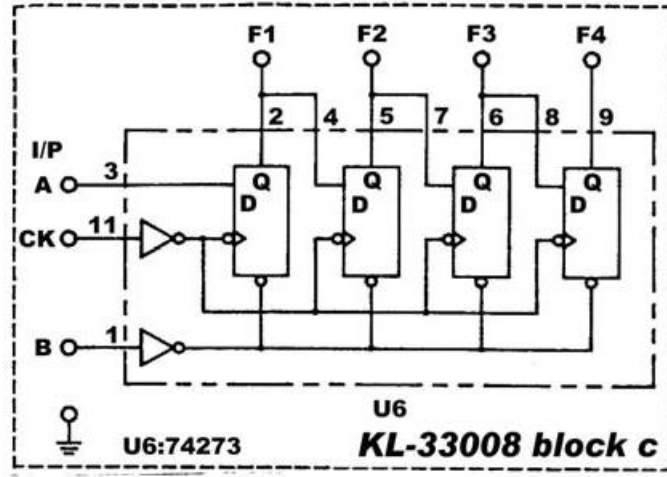
1. 2.6
2. 5.2
3. 8.125

() 8. İdeal bir çeviricinin çıkışı nasıl değişmelidir?

1. Tersine
2. Üstel
3. Doğru

DENEY 6b- D Flip-Floplar ile Kaydırmalı Kaydedici Gerçekleştirme

1. Deneyin bu bölümünde KL-33008 modülünün c bloğu kullanılacaktır.



Şekil 2

2. B girişini (CLEAR) SW0 anahtarına, A(I/P) girişini SW1 anahtarına, CK girişini SWA anahtarının Q çıkışına, F1, F2, F3, F4 çıkışlarını ise L1, L2, L3, L4 lojik göstergelerine bağlayın.

3. B'yi silmek için SW0 anahtarını "0" konumuna getirip daha sonra tekrar "1" konumuna getirin.

4. Aşağıda A(I/P) için verilen giriş katarını takip edin.

- (1) A="1" iken, CK girişine bir saat işareti gönderin
- (2) A="0" iken, CK girişine bir saat işareti gönderin
- (3) A="0" iken, CK girişine bir saat işareti gönderin
- (4) A="1" iken, CK girişine bir saat işareti gönderin

4 tane saat işareti gönderdikten sonra çıkış göstergesini gözlemleyin. Göstergelerin durumu giriş katarına karşılık geliyor mu? Bu, Seri-Giriş, Paralel-Çıkış bağlantısıdır.

F4 çıkışına bağlı göstergelyi gözlemleyiniz. Göstergenin durumu ilk I/P girişine karşılık geliyor mu? Bir saat işareti daha göndererek F4 çıkışını tekrar gözlemleyin.

Göstergenin durumu bu sefer ikinci I/P girişine karşılık geliyor mu? Bu, Seri- Giriş Seri-Çıkış bağlantısıdır.